



SPARTE: Safe and ProgrAmmable Real-Time Embedded Systems

Nom du responsable : PILLEMENT Sébastien

sebastien.pillement@univ-nantes.fr

Equipe de recherche : SYSCOM (Dpt SC)

Thématique du Projet : Systèmes embarqués

Type de Projet : Collectivités territoriales

Date de début : 2015

Date de fin : 2019

Resumé : Ce projet est réalisé dans le cadre du programme RFI Electronique Professionnelle. Dans ce projet, nous proposons la définition d'une infrastructure logicielle et matérielle pour le développement d'objets connectés sûrs de fonctionnement pour le marché professionnel. L'architecture matérielle envisagée est construite autour d'un microcontrôleur et d'un accélérateur matériel reconfigurable (FPGA). Des plateformes matérielles existent déjà comme, par exemple, le circuit Zynq de Xilinx ou le smartFusion2 de Microsemi. Cette dernière est représentative des futurs systèmes embarqués visés. L'infrastructure logicielle utilisée sera construite sur la base d'un OS temps réel embarqué répondant au défi de l'IdO (empreinte mémoire faible, mécanisme de gestion de la consommation, déterminisme de l'application, prédictibilité des temps de réponse, fiabilité). L'originalité du projet consiste en la prise en compte conjointe de l'application, du support d'exécution et du matériel pour assurer la sûreté de fonctionnement.